

© EPODOC / EPO

PN - JP3082332 A 19910408
 PD - 1991-04-08
 PR - JP19890219505 19890825
 OPD - 1989-08-25
 TI - SNUBBER CIRCUIT AND METHOD OF RESETTING TRANSFORMER FOR RECOVERING SNUBBER ENERGY
 AB - PURPOSE: To reset the magnetizing force of a transformer and recover energy stored in a snubber circuit to a power supply side by letting a reverse bias current flow against a current flowing in the secondary coil of the transformer when the snubber energy is recovered. CONSTITUTION: When the discharge current of snubber energy flows in a transformer 30, an induced power is generated in a tertiary coil. However, since the diodes 42 and 43 of a tertiary coil circuit have polarities reverse to those of the induced voltages the diodes, a current does not flow but magnetic energy is stored in the tertiary coil. When the discharge of pulse-like snubber energy is terminated, the energy stored in the tertiary coil is discharged via the diodes 42 and 43. Thus, a capacitor 44 is charged, a bias current flows in a secondary coil and the transformer is reset.
 IN - OGAWA NOBORU; MORINAGA DAISAKU; CHIFUKU TOSHIHITO
 PA - HITACHI LTD
 IC - H02H7/12; H02M3/28

© WPI / DERWENT

TI - Snubber energy dissipation transformer for thyristor circuit - cancels magnetisation of transformer by supplying reverse bias current to transformer NoAbstract Dwg 1/11
 PR - JP19890219505 19890825
 PN - JP3082332 A 19910408 DW199120 000pp
 PA - (HITA) HITACHI LTD
 IC - H02H7/12 ;H02M3/28
 OPD - 1989-08-25
 AN - 1991-145395 [20]

© PAJ / JPO

PN - JP3082332 A 19910408
 PD - 1991-04-08
 AP - JP19890219505 19890825
 IN - OGAWA NOBORU; others: 02
 PA - HITACHI LTD
 TI - SNUBBER CIRCUIT AND METHOD OF RESETTING TRANSFORMER FOR RECOVERING SNUBBER ENERGY
 AB - PURPOSE: To reset the magnetizing force of a transformer and recover energy stored in a snubber circuit to a power supply side by letting a reverse bias current flow against a current flowing in the secondary coil of the transformer when the snubber energy is recovered.
 - CONSTITUTION: When the discharge current of snubber energy flows in a transformer 30, an induced power is generated in a tertiary coil. However, since the diodes 42 and 43 of a tertiary coil circuit have polarities reverse to those of the induced voltages the diodes, a current does not flow but magnetic energy is stored in the tertiary coil. When the discharge of pulse-like snubber energy is terminated, the energy stored in the tertiary coil is discharged via the diodes 42 and 43. Thus, a capacitor 44 is charged, a bias current flows in a secondary coil and the transformer is reset.
 I - H02H7/12 ;H02M3/28

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

⑫ 公開特許公報(A)

平3-82332

⑬ Int. Cl.³H 02 H 7/12
H 02 M 3/28

識別記号

B
R

庁内整理番号

8729-5G
7829-5H

⑭ 公開 平成3年(1991)4月8日

審査請求 未請求 請求項の数 12 (全9頁)

⑮ 発明の名称 スナバ回路、スナバエネルギー回収用変成器のリセット方法

⑯ 特 願 平1-219505

⑰ 出 願 平1(1989)8月25日

⑱ 発 明 者 小 川 昇 茨城県日立市幸町3丁目1番1号 株式会社日立製作所日立工場内

⑲ 発 明 者 守 永 大 策 茨城県日立市幸町3丁目1番1号 株式会社日立製作所日立工場内

⑳ 発 明 者 地 福 順 人 茨城県日立市幸町3丁目1番1号 株式会社日立製作所日立工場内

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 代 理 人 弁理士 鶴 沼 辰之

明 細 書

1. 発明の名称

スナバ回路、スナバエネルギー回収用変成器のリセット方法

2. 特許請求の範囲

1. 変成器の1次巻線を主スイッチング回路のスナバ回路に並列的に接続し、該変成器の2次巻線を前記主スイッチング回路の直流端に接続してなるスナバエネルギー回収用変成器のリセット方法において、前記2次巻線にスナバ回収時に流れる電流に対し逆方向のバイアス電流を流して、前記変成器の磁化力をリセットすることを特徴とするスナバエネルギー回収用変成器のリセット方法。

2. 主スイッチング回路のスナバ回路に、変成器の1次巻線を並列接続するとともに、該変成器の2次巻線を主スイッチング回路の直流端に接続した構成を含んでなるスナバ回路において、前記変成器の2次巻線にスナバエネルギー回収時の電流に対し、逆方向のバイアス電流を流流す

るリセット回路を設けたことを特徴とするスナバ回路。

3. 前記変成器の2次巻線の正極端子がスナバエネルギー回収電流の逆流を阻止するダイオードを介して前記直流端の正極に接続され、前記リセット回路が該ダイオードに抵抗を並列接続して形成されたものであることを特徴とする請求項2記載のスナバ回路。

4. 前記リセット回路は、前記変成器の2次巻線に誘導されるスナバエネルギー回路によりコンデンサを充電し、スナバエネルギー回収電流の低下に応じて該コンデンサを放電させて前記変成器にバイアス電流を通流する構成としたことを特徴とする請求項2記載のスナバ回路。

5. 前記変成器に3次巻線を設け、前記リセット回路は該3次巻線に誘導されるスナバ回収エネルギーによりコンデンサを充電し、スナバエネルギー回収電流の低下に応じて該コンデンサを放電させて前記変成器にバイアス電流を通流する構成としたことを特徴とする請求項2記載のスナ

バ回路。

6. 前記変成器に3次巻線を設け、前記リセット回路は前記3次巻線にダイオードを介してコンデンサを並列接続し、該ダイオードは3次巻線に誘導されるスナバエネルギー回収電流の通流を阻止する極性に接続され、前記コンデンサの正極端を前記変成器の2次巻線の中間タップに接続するとともに、負極端を前記主スイッチング回路の負極直流端に接続して構成したことを特徴とする請求項2記載のスナバ回路。
7. 前記リセット回路は、前記変成器の2次巻線の中間タップと前記主スイッチング回路の負極直流端との間に第1のダイオードを介してコンデンサを挿入接続し、該ダイオードとコンデンサの共通接続点を第2のダイオードを介して前記変成器の2次巻線の正極端に接続し、前記第1のダイオードは前記2次巻線の誘導されるスナバエネルギー回収電流により前記コンデンサを充電させる極性に挿入され、前記第2のダイオードは前記コンデンサの電荷を前記2次巻線に

スイッチングサージを吸収するスナバ回路であって、

前記第1のコンデンサを前記2個のダイオードと直列に接続して前記主スイッチング回路に対して並列接続し、

前記第2のコンデンサを前記2個のダイオードの共通接続点と前記正負アームの共通接続点との間に接続し、

前記変成器の1次巻線を前記2個のダイオードからなる直列回路に並列接続し、2次巻線を電力回収負荷に接続し、

前記リセット回路は、前記変成器の2次巻線にスナバエネルギー回収時の電流に対し逆方向のバイアス電流を通流する構成としてなるスナバ回路。

12. 各相に対応させた主スイッチング回路と、一括スナバ回路と、変成器と該変成器のリセット回路とを含んで構成されてなり、

前記主スイッチング回路は、それぞれ少なくとも1個のスイッチング素子を有してなる正極

放電する極性に挿入されてなることを特徴とする請求項2記載のスナバ回路。

8. 前記リセット回路は、主スイッチング回路の直流端間に2個のコンデンサを直列に接続し、該コンデンサの共通接続点をダイオードと抵抗の直列回路を介して前記変成器の2次巻線の正極端子に接続して構成されたことを特徴とする請求項2記載のスナバ回路。
9. 前記リセット回路は、変圧器とダイオードを有してなり、該変圧器の2次巻線をダイオードを介して前記変成器の2次巻線に接続し、該変圧器の1次巻線を交流電源に接続してなることを特徴とする請求項2記載のスナバ回路。
10. 請求項2乃至9記載のスナバ回路を具備してなる電力変換装置。
11. 第1と第2のコンデンサと、2個のダイオードと、変成器と、該変成器のリセット回路とを具備してなり、それぞれ少なくとも1個のスイッチング素子を有してなる正極アームと負極アームが直列接続された主スイッチング回路のス

アームと負極アームを直列接続し、該直列回路の両端を直流端とし、共通接続点を交流端としてなり、

前記一括スナバ回路は、第1のコンデンサと2個のダイオードの直列回路を前記正負アームの直列回路に並列接続するとともに、該2個のダイオードの共通接続点を第2のコンデンサを介して前記正負アームの共通接続点に接続してなり、

前記変成器は、第1次巻線を前記一括スナバ回路の第1のコンデンサを介して主スイッチング回路の直流端に並列接続し、2次巻線をダイオードを介して主スイッチング回路の直流端に並列接続してなり、

前記リセット回路は、前記変成器の2次巻線にスナバエネルギー回収時の電流に対し逆方向のバイアス電流を通流する構成とされたことを特徴とする電力変換装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、電力変換装置に係り、具体的には電力変換主回路スイッチ素子のスイッチングサージを吸収するスナバ回路に関する。特に、主回路スイッチング素子としてGTO(ゲート・ターン・オフ)サイリスタなどの自己消弧素子が用いられ、大容量交流電動機の駆動に用いられる電力変換装置のスナバ回路に適し、そのスナバ回路に吸収されたエネルギーの回収用変成器に関する。

〔従来の技術〕

電力変換装置のスナバ回路については、アイ・イー・イー・イー、アイ・エー・エス、コンファレンス・レコード(1987年)、第577頁から第583頁(IEEE, IAS, Conf. Rec. (1987) P577-583)において論じられている。これによれば、正極アーム素子と負極アーム素子に共通に、コンデンサ、ダイオード、抵抗で構成された一括スナバ回路が設けられている。

また、上記抵抗を変成器におきかえ、抵抗で単に消費させることなくエネルギーを有効に回収させる方式も論じられている。この場合、変成器の

リセット用として変成器の1次側にスイッチング素子や抵抗素子を設けるようにしている。

〔発明が解決しようとする課題〕

しかし、上記の従来技術において、変成器のリセットを1次側に設けたスイッチング素子により行なう方式のものによれば、制御が複雑になるという問題がある。

本発明の目的は、スナバ回路の蓄積エネルギーを電源側等へ回収する変成器のリセットを、簡単な構成で行わせることができるスナバエネルギー回収用の変成器のリセット方法を提供することにある。

また、スナバ回収用変成器に簡単な構成のリセット回路を適用することにより、変成器の利用率が大きく、小形で損失の少ないスナバ回路及び電力変換装置を提供することにある。

〔課題を解決するための手段〕

本発明は、上記目的を達成するため、変成器の2次巻線にスナバエネルギー回収時に流れる電流に対し逆方向バイアス電流を流すことにより、前記変成器の磁化力をリセットすることを特徴とする。

上記バイアス電流を流すリセット回路は、次の構成とすることができる。

変成器の2次巻線の正極端子が、スナバエネルギー回収電流の逆流阻止用のダイオードを介して主スイッチング回路の直流端正極に接続されたものにあつては、該ダイオードに抵抗を並列接続してリセット回路を形成することができる。

また、変成器の2次巻線又は3次巻線に誘導されるスナバエネルギー回収電流によりコンデンサを充電し、スナバエネルギー回収電流の低下に応じて該コンデンサを放電させて前記変成器にバイアス電流を通流するように、リセット回路を形成することができる。

また、スナバ回路が適用された電力変換装置の直流電源又は独立の直流若しくは交流電源により、前記変成器のバイアス電流を供給するようにリセット回路を形成することができる。

〔作用〕

このように構成される本発明によれば、次の作用により、上記目的が達成される。

一般に、スナバ回路のコンデンサに吸収されたサージエネルギーは、主スイッチング回路の動作に応じて変成器の1次巻線回路を介して放電される。この放電電流は一方のパルス状電流であるから、変成器鉄心の磁化力も一方の極性にかたより、いわゆる偏磁現象を呈する。このままでは、磁化作用の動作範囲が狭くなり、鉄心の利用率が低下するので、変成器を大形にせざるを得ない。このような偏磁を解消するには、変成器の鉄心を逆方向に磁化させて、変成器をいわゆるリセットすることが必要である。このリセットを変成器1次巻線側から行くと、前述したようにスイッチング素子の制御が複雑になる。

これに対し、本発明によれば、変成器の2次巻線にスナバエネルギー回収電流とは逆方向のバイアス電流を通流してリセットするようにしていることから、1次巻線にリセット電流を流す場合に要求されるスナバエネルギーに放電電流との協調制御が不要となる等、リセット回路を簡単な構成で実現できる。

〔実施例〕

以下、本発明を実施例に基づいて説明する。

第1図は本発明を適用してなる一実施例電力変換装置の1相分の主要部回路構成を示したものである。なお、動作説明に関しては、以下本回路を交流電動機を負荷とするインバータ装置として説明するが、本回路はそのままコンバータ装置に適用可能である。

本実施例は、図示のように、主スイッチング回路10、一括スナバ回路20、変成器30、リセット回路40を含んで構成されている。主スイッチング回路10はスイッチング素子11を有する正極アームとスイッチング素子12を有する負極アームを直列接続してなる。各スイッチング素子11、12はGTOサイリスタが適用され、それぞれにはフリーホイールダイオード13、14が逆並列接続されている。そして、主スイッチング回路の正極端はリアクトル15を介して正の直流側端子16に接続され、負極端は負の直流側端子17に接続され、正・負アームの共通接続点は交

流端子18に接続されている。

一方、一括スナバ回路20は第1のコンデンサ21、第2のコンデンサ22、順方向に直列接続された2個のダイオード23、24を有して形成されている。直列ダイオード23のアノードは、第1のコンデンサを介して主スイッチング回路の正極端に接続されている。直列ダイオード24のカソードは、主スイッチング回路の負極端に接続されている。直列ダイオード23と24の共通接続点は、第2のコンデンサを介して正・負アームの共通接続点に接続されている。

また、変成器30の1次巻線は、一括スナバ回路20の直列ダイオード23と24に並列接続されており、言い換えれば第1のコンデンサ21を介して、主スイッチング回路10の直流端に並列接続されている。一方、変成器30の2次巻線は、逆流防止用のダイオード38を介して、直流端子16、17に接続されている。

リセット回路40はダイオード38に抵抗41を並列に接続して形成されている。すなわち、抵

抗41を介して直流電源により変成器30の2次巻線にバイアス電流を流して磁化力をリセットするようにしている。

なお、主スイッチング回路10に対する一括スナバ回路20の接続関係は、第2図のように変形可能であり、この場合は同図のように変成器30を接続する。

このように構成される実施例の動作を、第3図と第4図を用いて説明する。

第3図(a)～(f)は、正極アームの通流状態から負極アームの通流状態を経て、再び正極アームの通流状態に戻るまでの回路動作を示したものである。同図(a)の状態は、スイッチング素子11がオン状態にあり、直流電源から負荷へ負荷電流 i_L が供給されている。この状態のときに、スイッチング素子11にオフゲート信号が入ると、それまでに流れていた i_L は、同図(b)に示す経路(コンデンサ21→ダイオード23→コンデンサ22を経由)で流れる。この際に、スイッチングサージが吸収されるとともに、コンデンサ

22に図示極性で蓄積されていたエネルギーは負荷に放電される。この図(b)の状態は、スイッチング素子12がオンからオフに切り換えられるから、負荷電流 i_L の極性が正(流れ出す方向)のまま、出力電圧の極性が正から負に切り換わるため、等価的に遅れ力率、すなわち遅相運転状態になっている。一方、図(b)において、コンデンサ21は過充電される。

次に、同図(c)に示すように、負荷電流 i_L が負極アームに転流する逆流モードに移ると、コンデンサ21の電荷は点線で示す経路で放電され、変成器30の1次側に放電電流 i_s が流れる。これにより、変成器30の2次側に1次巻線と2次巻線の巻線に逆比例した値の電流 i_{s2} が流れ、直流側電源へエネルギーが回収される。

次に、同図(d)に示すように、スイッチング素子12にオフゲート信号が入った後、スイッチング素子11に再びオンゲート信号が入ると、コンデンサ22が充電されスイッチングサージが吸収される。また、コンデンサ21は図示点線で示

すように充電され、リアクトル15とのLC共振作用により過充電される。

この過充電エネルギーは、同図(e)に示す点線の経路で放電され、直流電源に回収され、同図(f)の状態に至り、最初の状態(a)に戻る。

なお、同図(c)～(f)への転流動作の場合、負荷電流の極性が正のまま出力電圧極性が負から正へ切り換わるので、等価的に進み力率、すなわち進相運転状態になっている。

また、無負荷時は、図(b)で説明したコンデンサ22の蓄積エネルギーの負荷への放出はできない。この場合、蓄積エネルギーは、図(b)に示した一点鎖線の経路で、変成器30を介して直流電源に回収される。

一方、第4図は、負極アームの通流状態から正極アームの通流状態を経て、再び負極アーム通流状態に至る場合の回路動作を示したものである。同図(a)から(d)の転流動作は、第3図(a)から(c)への動作と同じく遅相モードの転流動作である。また、(d)から(f)への動作は第

3図(c)から(f)への動作と同じく進相モードの転流動作である。第4図の場合も、無負荷時には、コンデンサ22の蓄積エネルギーは交流側端子18を介して放出できないため、スイッチング素子12がターンオンした時に同図(e)の①と②に示した電流経路で直流電源に回収される。

上述したように、第1図実施例によれば、スイッチング素子のターンオフに伴い発生するサージエネルギーは一括スナバ回路のコンデンサに吸収され、その吸収エネルギーは無負荷、進相又は遅相のいずれの運転モードにあっても電源(又は負荷)へ電力として回収できる。

ここで、本実施例の特徴部について詳しく説明する。

第3図と第4図の動作説明で述べたように、変成器30の1次巻線に流れるスナバエネルギーの放電電流は一方向のパルス状電流であり、これにより2次巻線に誘導されるスナバエネルギー回収電流も一方向パルス状電流となる。したがって、変成器30の磁化は直流分磁化となり、第5図に示す

ように、B-H特性に係るヒステリシスループの中心点が一方向へずれた状態で動作することになる。このため変成器コア(鉄心)の特性で定まる最大磁束密度 B_m に対し、磁束密度の使用範囲は図示 ΔB のごとく狭くせざるを得ない。

なお、コアの所要体積は下記式(1)で表わされる。

$$V = \frac{4\pi}{10} \times \frac{\mu \times e_r^2 \cdot \tau^2}{(\Delta B)^2 \times L} \times 10^6 \text{ (cm)} \quad \dots (1)$$

ここで、V: コア体積

μ : 実効透磁率

e_r : 1次印加パルス電圧(V)

τ : パルス幅(sec)

L: 1次インダクタンス(H)

(1)式から明らかなように、コアの体積Vは使用範囲 ΔB の2乗に反比例する。したがって、一定のスナバエネルギーを回収するには、 ΔB が狭くなるにつれてコア体積Vの大きなものが必要となるのである。

これに対し、本実施例によれば、抵抗41を介

して変成器30の2次巻線側から逆方向直流磁化を行なうバイアス電流が通流される。これによって、第6図に示すように、使用範囲 ΔB が大きくなり、利用率が高くなってコア体積を小さくすることができる。

第7図～第10図にそれぞれ本発明に係るリセット回路の他の実施例を示す。

第7図実施例のリセット回路40は、変成器30に3次巻線を図示極性に設け、これにダイオード42、43を介してコンデンサ44を接続し、このコンデンサ44の電荷を変成器30の2次巻線の中間タップに放電させて、バイアス電流を供給するようにしたものである。

本実施例によれば、スナバエネルギーの放電電流が変成器30に流れたとき3次巻線に誘起電力を生ずる。しかし、3次巻線回路のダイオード42、43は、その誘起電圧と逆極性であるから電流は流れず、磁気エネルギーが3次巻線に蓄えられる。次にパルス状のスナバエネルギーの放電が終了すると、3次巻線に蓄えられていたエネルギーはダイオ

ード42, 43を介して放出される。これにより、コンデンサ44が充電されるとともに、2次巻線にバイアス電流が流れ、変成器30がリセットされる。なお、2次巻線の中間タップの巻数 N_2 と3次巻線の巻数 N_3 の関係は、 $N_2 < N_3$ に選ぶ。

第8図実施例のリセット回路40は、変成器30の2次巻線に中間タップを設け、これにダイオード45を介してコンデンサ46を接続して充電回路を形成し、このコンデンサ46の電荷をダイオード47を介して2次巻線にバイアス電流として供給するように形成したものである。

したがって、本実施例によれば、スナバエネルギーのパルス状放電電流によりコンデンサ46が充電され、スナバエネルギーの回収電流が終了したとき、コンデンサ46から2次巻線にバイアス電流が通電され、変成器30がリセットされる。

本実施例によれば、第7図実施例と比較して、3次巻線が不要になるが、ダイオード47の耐圧はダイオード38と同レベルのものが要求される。

第9図実施例のリセット回路40は、2個のコ

ンデンサ48と49の直列回路を直流端子16, 17間に接続し、その共通接続点をダイオード50と抵抗51の直列回路を介して、変成器30の2次巻線の正極端子に接続して形成される。

したがって、本実施例によれば、コンデンサ48と49の容量比に逆比例した分担電圧にコンデンサ49が充電され、この電荷はスナバエネルギー回収電流が終了したときに、変成器30の2次巻線にバイアス電流が流れて変成器30のリセットがなされる。

本実施例によれば、コンデンサ48, 49により直流電源電圧が分圧されるので、ダイオード50の絶縁耐圧を低くできる。

第10図実施例のリセット回路40は、第9図実施例のコンデンサ49に代え、変圧器52を介して別の交流電源からバイアス電流を供給するようにしたものである。これによれば、バイアス電流を任意に設定できる。

第11図実施例は、第1図実施例を用いてなる3相電力変換装置の構成例を示している。インバ

ータの場合は、符号60の要素は交流負荷となり、コンバータの場合は交流電源となる。

〔発明の効果〕

以上説明したように、本発明によれば、変成器の2次巻線にスナバエネルギー回収電流とは逆方向のバイアス電流を通流させるようにしていることから、1次巻線にリセット電流を流す場合に要求されるスナバエネルギーの放電電流との協調制御等が不要となり、リセット回路を簡単な構成で実現できる。

この結果、変成器の利用率が高く、小形で損失の少ないスナバ回路及び電力変換装置を実現できる。

4. 図面の簡単な説明

第1図は本発明の一実施例のスナバ回路構成図、第2図は第1図実施例の変形例を示す回路構成図、第3図と第4図は第1図実施例の動作説明図、第5図と第6図は変成器の動作範囲を説明する図、第7図～第10図はそれぞれ本発明の他の実施例のスナバ回路構成図、第11図は3相電力変換装

置の一実施例の回路構成図である。

10…主スイッチング回路、

11, 12…スイッチング素子、

16, 17…直流端子、18…交流端子、

20…一括スナバ回路、

21…第1のコンデンサ、

22…第2のコンデンサ、

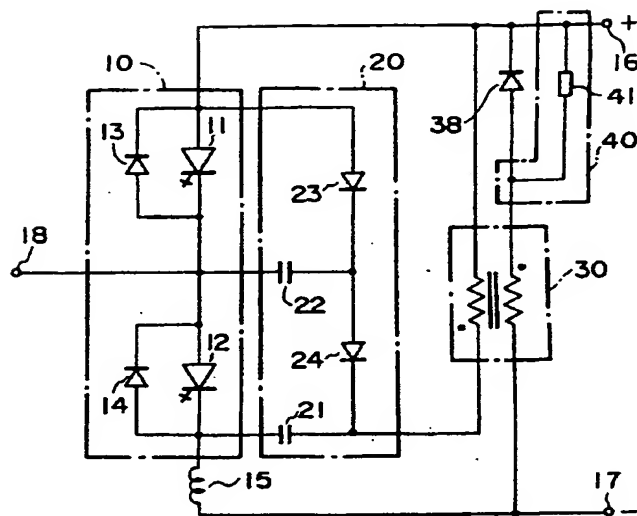
23, 24…ダイオード、30…変成器、

38…ダイオード、31, 32…抵抗、

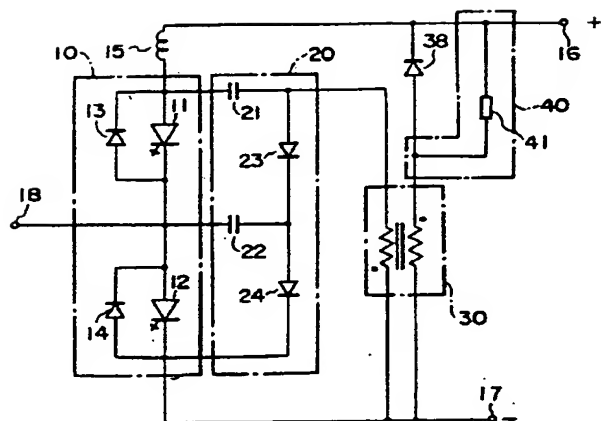
33…リアクトル、40…リセット回路。

代理人 鶴 沼 辰 之

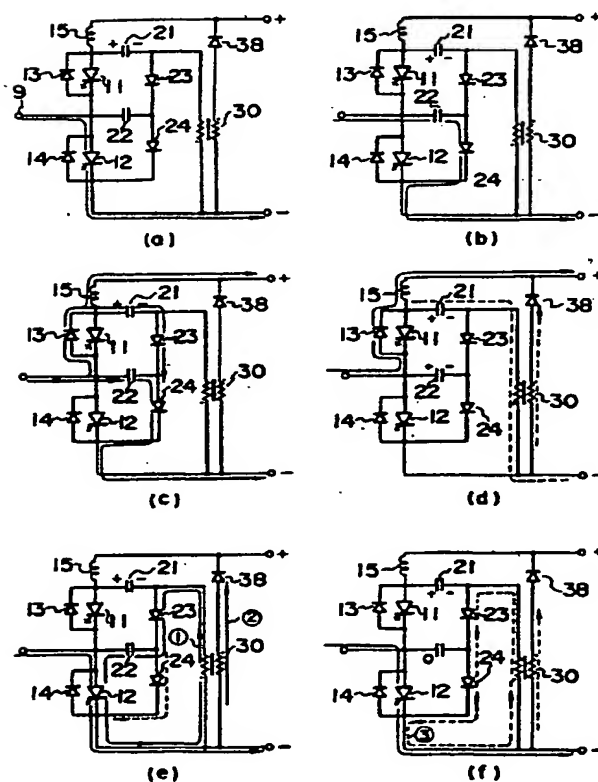
第 2 図



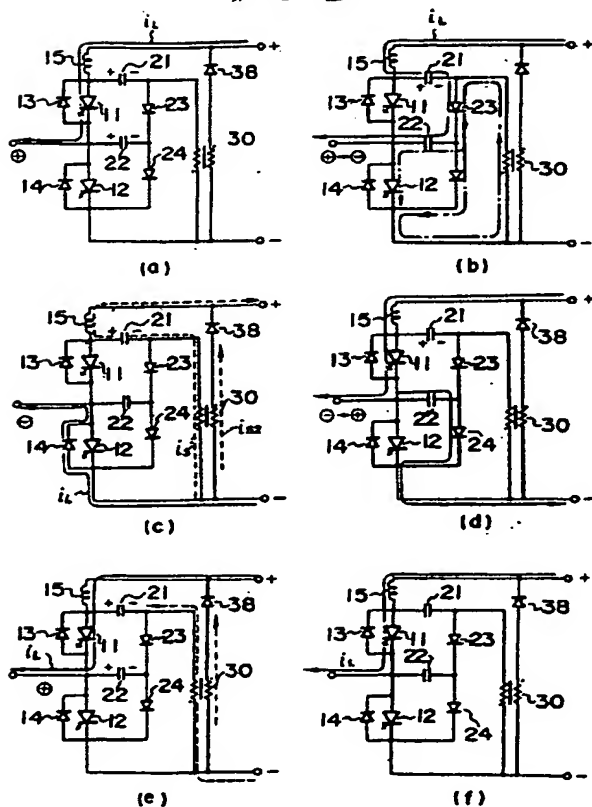
第 1 図



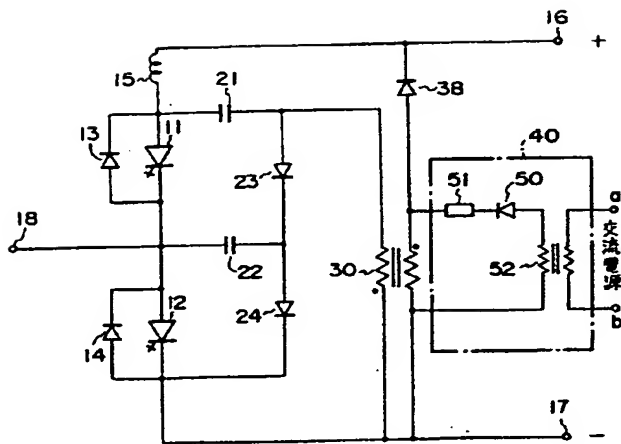
第 4 図



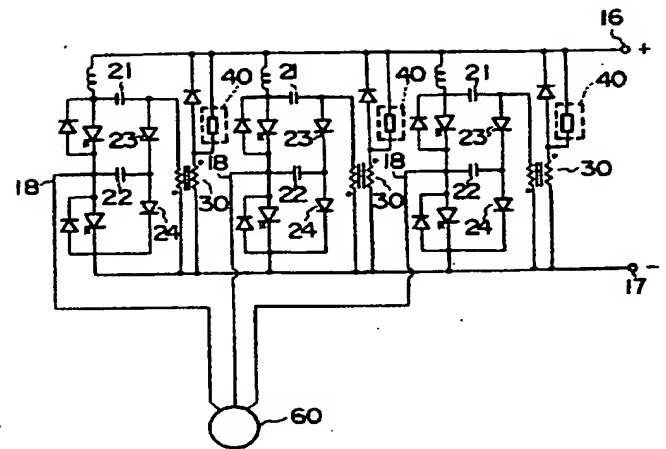
第 3 図



第 10 圖



第 11 圖



THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)